

IOS #11

PATENT ABSTRACTS OF JAPAN(11)Publication number : **2000-058587**(43)Date of publication of application : **25.02.2000**

(51)Int.Cl.

H01L 21/60(21)Application number : **10-228189**(71)Applicant : **FUJITSU LTD**(22)Date of filing : **12.08.1998**(72)Inventor : **TAKIGAWA YUKIO****YANO EI****FUKAZAWA NORIO****MORIOKA MUNETOMO****(54) SEMICONDUCTOR DEVICE AND MANUFACTURE THEREOF****(57)Abstract:**

PROBLEM TO BE SOLVED: To provide a method for simply manufacturing a semiconductor device such as a chip size package comprising a sealing material layer formed to cover a surface of an element forming bumps and to expose an edge of the bump.

SOLUTION: A wafer having an reactive sealing material on it is put on a supporting body for molding, the reactive sealing material is covered by a film for stripping, and the sealing material is spread over the surface of the wafer by heating and pressurizing through the wafer and the film for stripping. The sealing material is molded for the time required more than 30% to less than 100% of a reactive rate of the sealing material under this molding temperature, the sealing material is cooled, the sheet for stripping is stripped off, the wafer is sealed by the sealing material so that an end face of a bump is exposed, and the wafer is cut into individual elements. The sealing material desirably comprises a composition of an epoxy resin, hardener solvent, filler, and hardener catalyst.

LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2000-58587
(P2000-58587A)

(43) 公開日 平成12年2月25日 (2000.2.25)

(51) Int. Cl. ⁷	識別記号	F I	テマコード (参考)
H 0 1 L 21/60	3 1 1	H 0 1 L 21/60 21/92	3 1 1 Q 4 M 1 0 5 6 0 2 L 6 0 4 S

審査請求 未請求 請求項の数 8 O L (全 8 頁)

(21) 出願番号	特願平10-228189	(71) 出願人	000005223 富士通株式会社 神奈川県川崎市中原区上小田中4丁目1番1号
(22) 出願日	平成10年8月12日 (1998.8.12)	(72) 発明者	瀧川 幸雄 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内
		(72) 発明者	矢野 映 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内
		(74) 代理人	100077517 弁理士 石田 敬 (外4名)

最終頁に続く

(54) 【発明の名称】 半導体装置及びその製造方法

(57) 【要約】

【課題】 バンプを形成した素子表面を覆い且つバンプの端面を露出するように形成した封止材層を含むチップサイズパッケージの如き半導体装置を簡便に製造できる方法を提供する。

【解決手段】 反応性封止材を載置したウエーハを成形用支持体上に配置し、該反応性封止材の上に剥離用フィルムを被せ、該ウエーハと該剥離用フィルムとを介して温度及び圧力をかけて該封止材をウエーハ表面に押し広げることによる封止材の成形を、この成形温度における該封止材の反応率が30%以上100%未満となる時間だけ行ってから、該封止材を冷却し、剥離用シートを剥がすことにより、ウエーハをバンプ端面が露出するよう封止材で封止するようにし、続いてウエーハを個々の素子に切断する。

【特許請求の範囲】

【請求項1】 外部端子用のバンプを具備するウエーハをバンプ端面が露出するように封止材を成形して封止した後、個々の素子に切断することにより半導体装置を製造する方法であって、反応性封止材を載置したウエーハを成形用支持体上に配置し、該反応性封止材の上に剥離用フィルムを被せ、該ウエーハと該剥離用フィルムとを介して温度及び圧力をかけて該封止材をウエーハ表面に押し広げることによる封止材の成形を、この成形温度における該封止材の反応率が30%以上100%未満となる時間だけ行ってから、該封止材を冷却し、剥離用シートを剥がすことにより、ウエーハをバンプ端面が露出するよう封止材で封止することを特徴とする半導体装置製造方法。

【請求項2】 前記封止材が、エポキシ樹脂、硬化剤、充填材及び硬化触媒を含む組成物である、請求項1記載の方法。

【請求項3】 前記成形温度における前記封止材の反応率が30%以上100%未満となる時間だけ封止材の成形を行ってから、直ちに封止材を強制冷却する、請求項1又は2記載の方法。

【請求項4】 前記フィルムの剥離後、封止材の追加の加熱を行う、請求項1から3までのいずれか一つに記載の方法。

【請求項5】 前記追加の加熱を150～200℃で5～12時間行う、請求項4記載の方法。

【請求項6】 前記剥離フィルムがポリイミド系フィルムである、請求項1から5までのいずれか一つに記載の方法。

【請求項7】 前記成形温度における前記封止材の反応率が60～95%となるようにする、請求項1から6までのいずれか一つに記載の方法。

【請求項8】 半導体素子と、その表面に形成した外部端子用のバンプと、これらのバンプを形成した素子表面を覆い且つバンプの端面を露出するように封止材を成形して形成した封止材層とを含む半導体装置であって、反応性封止材を載置したウエーハを成形用支持体上に配置し、該反応性封止材の上に剥離用フィルムを被せ、該ウエーハと該剥離用フィルムとを介して温度及び圧力をかけて該封止材をウエーハ表面に押し広げることによる封止材の成形を、この成形温度における該封止材の反応率が30%以上100%未満となる時間だけ行ってから、剥離用シートを剥がし、該ウエーハを個々の素子に切断することにより製造されていることを特徴とする半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、外部端子用のバンプを具備するウエーハをバンプ端面が露出するように封止材で封止した後、個々の素子に切断することにより得

られる半導体装置であって、半導体素子と、その表面に形成した外部端子用のバンプと、これらのバンプを形成した素子表面を覆い且つバンプの端面を露出するように形成した封止材層とを含む半導体装置の製造方法に関する。本発明はまた、そのような方法により製造された半導体装置にも関する。

【0002】

【従来の技術】 近年の電子機器のダウンサイジング、小型化に伴い、半導体装置も小型、薄型化、及び高性能化が進んでいる。半導体装置の小型化に適応したタイプとして、各素子（チップ）用に表面に外部端子用のバンプを具備するウエーハをバンプ端面が露出するように封止した後、個々のチップに切断して得られる、図1に示すチップサイズパッケージ（CSP）がある。図1において、1はチップサイズパッケージであり、2は半導体チップであり、3はバンプ、4はハンダボール、5は封止材層である。

【0003】 このチップサイズパッケージは、図2を参照して説明すれば、以下の工程で製造される。図2

(A)に示すように、表面上に個々の半導体素子が形成された半導体ウエーハ11上にバンプ3を、例えば銅メッキにより、形成する。次に、図2(B)に示すように、ウエーハ11上を封止材層5で覆う。封止材層5は、例えば、バンプ3を形成した半導体ウエーハ11の上に載せた粉末またはタブレット状の樹脂組成物を120～250℃（好ましくは150～200℃）の温度で熔融し、圧縮成形しながら形成される。次いで、図2(C)に示すように、バンプ3の上部の封止材を、例えばレーザー光を照射し、あるいは封止材表面を研磨することにより、除去してバンプ上面を露出させる。続いて、図2(D)に示すように、露出したバンプ上に、実装基板と接続するためのハンダボール4を形成する。そして最後に、図2(E)に示すように、半導体ウエーハを切断し、個々のチップに分けることにより、チップサイズパッケージ1を製造する。

【0004】

【発明が解決しようとする課題】 上記のように、バンプの上端面を覆う封止材を取り除く際、レーザー光の照射や研磨を用いると、そのための設備費がかかる上に、工程が煩雑になってしまう。

【0005】 そこで、本発明は、チップサイズパッケージのような、半導体素子と、その表面に形成した外部端子用のバンプと、これらのバンプを形成した素子表面を覆い且つバンプの端面を露出するように形成した封止材層とを含む半導体装置を簡便に製造することができる方法を提供することを目的とする。この方法により製造された半導体装置を提供することも本発明の目的である。

【0006】

【課題を解決するための手段】 本発明の半導体装置製造方法は、外部端子用のバンプを具備するウエーハをバン

10

20

30

40

50

ブ端面が露出するように封止材を成形して封止した後、個々の素子に切断することにより半導体装置を製造する方法であって、反応性封止材を載置したウエーハを成形用支持体上に配置し、該反応性封止材の上に剥離用フィルムを被せ、該ウエーハと該剥離用フィルムとを介して温度及び圧力をかけて該封止材をウエーハ表面に押し広げることによる封止材の成形を、この成形温度における該封止材の反応率が30%以上100%未満となる時間だけ行ってから、該封止材を冷却し、剥離用シートを剥がすことにより、ウエーハをパンプ端面が露出するよう封止材で封止することを特徴とする。

【0007】本発明の半導体装置は、半導体素子と、その表面に形成した外部端子用のパンプと、これらのパンプを形成した素子表面を覆い且つパンプの端面を露出するように封止材を成形して形成した封止材層とを含む半導体装置であって、反応性封止材を載置したウエーハを成形用支持体上に配置し、該反応性封止材の上に剥離用フィルムを被せ、該ウエーハと該剥離用フィルムとを介して温度及び圧力をかけて該封止材をウエーハ表面に押し広げることによる封止材の成形を、この成形温度にお

ける該封止材の反応率が30%以上100%未満となる時間だけ行ってから、剥離用シートを剥がし、該ウエーハを個々の素子に切断することにより製造されていることを特徴とする。

【0008】

【発明の実施の形態】本発明に係る半導体装置は、先に図1を参照して説明したチップサイズパッケージと同様の構成の半導体装置であり、すなわち半導体素子と、その表面に形成した外部端子用のパンプと、これらのパンプを形成した素子表面を覆い且つパンプの端面を露出するよう

に形成した封止材層とを含み、露出したパンプ上には実装基板と接続するためのハンダボールが形成される。

【0009】その一方で、本発明に係る半導体装置は、図2を参照して説明した従来の方法におけるようにパンプ上を覆う封止材をレーザ光の照射や封止材表面の研磨で除去してパンプ上面を露出させる代わりに、パンプを形成した半導体ウエーハの上に載せた粉末またはタブレット状の封止材の上に剥離用フィルムを被せ、ウエーハと剥離用フィルムとを介して温度及び圧力をかけて該封止材をウエーハ表面に押し広げて成形後、剥離用フィルムを剥がすことにより、パンプ端面を簡単に露出させつつ封止材層を形成することにより製造される。

【0010】この製造方法を図3を参照して説明することにする。まず、図3(A)に示したように、ウエーハ31に形成したパンプ32の上に封止材33を載置してから、これを覆って剥離用フィルム34を被せる。次に、所定の成形温度と圧力をかけながら、封止材33を上下から圧縮成形して押し広げ、封止材をパンプ32の間に流し込むとともに反応させて、図3(B)に示した

ように封止材層35を形成し、剥離用フィルム34をパンプ32の上端面に接触させる。図3(A)でパンプ32の上に載置する封止材33の量は、圧縮成形によりパンプ端面を覆うことなくパンプ間に行き渡るような量とすることができる。封止材33は、後に説明するように樹脂組成物でよく、成形温度において反応して硬化し、図3(B)の封止材層35を形成する。この際、成形温度における封止材の反応率が30%以上100%未満、より好ましくは60~95%となるようにし、その反応率に達したところで、剥離用フィルム34を剥がして、パンプの上端面37を露出させて封止材層38を形成する(図3(C))。剥離用フィルムを剥がすときには、加熱を停止してもよく、加熱の停止に加えて冷却を行ってもよい。圧縮成形の際にパンプ上端面に残ることがある封止材は、剥離用フィルムに付着して除去される。次に、図3(D)に示したように、パンプ32上に実装基板と接続するためのハンダボール39を形成する。そして最後に、図3(E)に示したように、半導体ウエーハを切断し、個々のチップに分けることにより、半導体素子40と、その表面に形成した外部端子用のパンプ32と、これらのパンプを形成した素子表面を覆い且つパンプの端面を露出するように形成した封止材層38とを含む半導体装置を完成する。

【0011】反応性封止材としては、加熱により一旦溶融し、時間とともに架橋反応が進行して硬化するものを使用することができる。本発明において好ましい封止材の一例は、エポキシ樹脂を基材樹脂とする封止材である。以下で説明するように、エポキシ樹脂を基材樹脂とする封止材は、一般に、基材樹脂のエポキシ樹脂以外に硬化剤、無機充填材、硬化触媒を含有し、更にその他の添加成分を含有してもよい。

【0012】本発明で使用する反応性封止材の基材樹脂として有用なエポキシ樹脂は、1分子中にエポキシ基を2個以上有する化合物であれば特に限定されない。本発明で使用するエポキシ樹脂としては、例えば、クレゾールノボラック型エポキシ樹脂、フェノールノボラック型エポキシ樹脂、ビフェニル型エポキシ樹脂、ナフタレン型エポキシ樹脂、ビスフェノールAやレゾルシンなどから合成される各種ノボラック型エポキシ樹脂、線状脂肪族エポキシ樹脂、脂環式エポキシ樹脂、複素環式エポキシ樹脂、ハロゲン化エポキシ樹脂などが挙げられる。2種以上のエポキシ樹脂を併用してもよい。

【0013】特に好ましいエポキシ樹脂は、耐熱性及び耐湿性の点からビフェニル型エポキシ樹脂である。この意味で、用途により2種以上のエポキシ樹脂を併用する場合には、全エポキシ樹脂中のビフェニル型エポキシ樹脂の割合を50重量%以上とするのが有利である。

【0014】エポキシ樹脂を基材とする封止材には、通常、硬化剤が配合される。硬化剤は、エポキシ樹脂と反応してこれを硬化させるものであれば特に限定されな

い。具体例としては、フェノールノボラック樹脂、クレゾールノボラック樹脂、フェノールアラキル樹脂、トリシドロキシフェニルメタン、ビスフェノールAやレゾルシンから合成される各種ノボラック樹脂、ポリアリルフェノール、ジシクロペンタジエンフェノール、レゾール樹脂、ポリビニルフェノールなどの各種多価フェノール化合物や、無水マレイン酸、無水フタル酸、無水ピロメリット酸などの酸無水物や、メタフェニレンジアミン、ジアミノジフェニルメタン、ジアミノジフェニルスルホンなどの芳香族アミンなどが挙げられる。なかでも、密着性の点から、1分子中に水酸基を2個以上有するフェノール化合物が好ましく、とりわけフェノールノボラック樹脂、フェノールアラキル樹脂などが好ましい。場合によっては、2種以上の硬化剤の併用も可能である。

【0015】エポキシ樹脂を基材とする封止材には、更に、エポキシ樹脂と硬化剤の硬化反応を促進するための硬化触媒を配合してもよい。硬化触媒は、硬化反応を促進するものならば特に限定されない。例えば、2-メチルイミダゾール、2, 4-ジメチルイミダゾール、2-メチル-4-メチルイミダゾール、2-ヘプタデシルイミダゾールなどのイミダゾール化合物や、トリエチルアミン、ベンジルジメチルアミン、 α -メチルベンジルジメチルアミン、2-(ジメチルアミノメチル)フェノール、2, 4, 6-トリス(ジメチルアミノメチル)フェノール、1, 8-ジアザビシクロ(5, 4, 0)ウンデセン-7, 1, 5-ジアザビシクロ(4, 3, 0)ノネン-5などの3級アミン化合物や、ジルコニウムテトラメトキシド、ジルコニウムテトラプロポキシド、テトラキス(アセチルアセトナト)ジルコニウム、トリ(アセチルアセトナト)アルミニウムなどの有機金属化合物や、トリフェニルホスフィン、トリメチルホスフィン、トリエチルホスフィン、トリブチルホスフィン、トリ(p-メチルフェニル)ホスフィン、トリ(ノニルフェニル)ホスフィン、トリフェニルホスフィン・トリフェニルボラン、テトラフェニルホスフォニウム・テトラフェニルボレートなどの有機ホスフィン化合物が挙げられる。なかでも、反応性の点から、トリフェニルホスフィンやテトラフェニルホスフォニウム・テトラフェニルボレートや1, 8-ジアザビシクロ(5, 4, 0)ウンデセン-7が特に好ましく用いられる。これらの硬化触媒は、用途によっては2種以上を併用してもよい。

【0016】エポキシ樹脂を基材とする封止材は、充填材として、例えば非晶質シリカ、結晶質シリカ、炭酸カルシウム、炭酸マグネシウム、アルミナ、マグネシア、クレイ、タルク、ケイ酸カルシウム、酸化チタン、酸化アンチモン、アスベスト、ガラス繊維等を含むこともできる。なかでも、非晶質シリカは封止材の低応力化に有効なため好ましく用いられる。非晶質シリカの例としては、シリカ原石を熔融させて製造した熔融シリカや、各

種合成法で製造された合成シリカが挙げられ、破砕状のものや球状のものが用いられる。

【0017】エポキシ樹脂を基材とする封止材は、上記の成分以外に、所望により、シリコーンゴム、オレフィン系共重合体、変性ニトリルゴム、変性ポリブタジエンゴム、変性シリコーンオイルなどのエラストマーや、ポリエチレンなどの熱可塑性樹脂を、低応力化剤として含んでもよい。このような低応力化剤は、形成した封止材層の室温での曲げ弾性率を低下させるのに有効である。

【0018】更に、エポキシ樹脂を基材とする封止材には、ハロゲン化エポキシ樹脂などのハロゲン化合物、リン化合物等の難燃剤や、三酸化アンチモンなどの難燃助剤や、有機過酸化化物などの架橋剤や、カーボンブラックなどの着色剤を任意に添加することができる。

【0019】本発明では、封止材の基材樹脂として、エポキシ樹脂以外のもの、例えばポリイミド樹脂の如きものを使用してもよい。エポキシ樹脂以外を基材樹脂とする封止材においても、硬化剤、硬化触媒、充填材、その他上述の如き種々の成分を任意に含有することができる。

【0020】いずれの封止材を用いる場合にも、封止材が含有する成分とそれらの配合割合は、半導体装置の要求特性等に応じて、適宜決定すればよい。

【0021】封止材は、通常、粉末またはタブレット状で半導体装置の封止に供される。本発明の半導体装置は、未封止のウエーハを用意し、その上に封止材を載置し、更にその上に剥離用フィルムを被せて、これらを加熱した金型で挟んで圧縮成形して封止材が所定の反応率に達したなら剥離用フィルムを剥がして封止材で封止したウエーハを作り、次いで個々のチップに分割することで製造できる。圧縮成形は、エポキシ樹脂を基材とする封止材を使用する場合は、例えば120~250℃、好ましくは150~200℃の温度で行われる。剥離用シートの剥離後に、追加熱処理(後硬化)を、例えば150~200℃で5~12時間、行うべきである。

【0022】封止材としてエポキシ樹脂を基材とするものを例に説明すれば、本発明で使用する封止材は、加熱により一旦熔融するが、時間とともに架橋反応が進行し、硬化する。硬化に必要な温度は、通常120~250℃、好ましくは150~200℃であり、硬化に要する時間は硬化温度に依存する。また、一定温度での硬化反応率は硬化時間とともに上昇し、最終的に反応率が100%になった時点で反応が終了し、封止材の樹脂組成物は完全硬化する。硬化反応を途中で中断した場合、封止材は外見上硬化しているように見えるが、架橋が不十分のために、脆弱である。例えば、金属板上に封止材を載置し、加熱しながら封止材上に樹脂製フィルムを被せて加圧すると、封止材は熔融しながら板上に広がると同時に、架橋反応が進行し、硬化する。

【0023】架橋反応を完結するのに要する温度と時間

は、封止材中の原材料及び組成比などにより、一概に特定できない。しかし、近年、示差走査熱分析(DSC)により、化学反応における反応温度及び時間と反応率との関係を解析することが可能になった。この技術を本発明における封止材の反応解析に応用することにより、成形(架橋反応又は硬化)温度及び時間と架橋反応率(硬化率)との関係を把握することに、発明者らは成功した。図4と図5にその一例を示す。

【0024】図4は、封止材のエポキシ樹脂組成物(下記の実施例参照)を等速昇温($5^{\circ}\text{C}/\text{min}$)させたときの、示差走査熱分析(DSC)曲線である。図4の架橋反応に関わるピークから、反応温度及び反応時間と反応率との関係を算出できる。この関係の算出のためには、例えばボーシャー・ダニエル法(Borchardt and Daniels Method)といったような既知の方法を利用することができる。図5は、この方法を使って図4のDSC曲線から得られた、 175°C における封止材(エポキシ樹脂組成物)の架橋反応時間と反応率との関係を表す曲線を示している。上記のように金属板とフィルムで封止材のエポキシ樹脂組成物を挟みながら封止材を 175°C で硬化させた場合、図5に示したように、エポキシ樹脂の反応率は約1分で100%に達して完全に架橋し、更に加熱を加えると(175°C で2分間)、硬化した樹脂の接着強度が増すとともに、樹脂が強靱となるため、フィルムを硬化封止材から剥離することは非常に困難となる。ところが、硬化反応を途中で中断し反応率を30%以上100%未満とした場合(175°C での加熱時間を10秒以上60秒未満とした場合)には、封止材は外見上硬化しているように見えるが、架橋が不完全なことから封止材層が脆弱であるために、フィルムが封止材層の表面部分の材料をわずかずつつ着させながら剥離することが発見された。反応の中断方法は、加熱を停止する方法でもよく、加熱の停止に加えて強制冷却する方法、例えば加熱硬化中の封止材を所定の時間で室温まで急冷するといった方法でもよい。工程時間の短縮と反応率の良好な制御のために、強制冷却を利用する反応中断方法を採用する方が好ましい。

【0025】本発明は、発明者らの得た上記知見をチップサイズパッケージ等の半導体装置の製造に応用したものである。すなわち、パンプが形成されたウエーハ上に反応性封止材のタブレットを載置後、封止材の上に剥離用フィルムを被せ、加熱しながら、圧縮成形する。この時、封止材の反応率が30%以上100%未満となる成形時間で成形を中断し、好ましくは成形品(封止材層を形成したウエーハ)を急冷して室温まで戻した後、直ちにフィルムを剥がす。この時、表面の封止材がフィルムに付着しながら剥離するため、パンプ上の封止材を剥がしてパンプ表面を露出させることができる。フィルム剥離後、封止材の架橋反応を完結させるために、追加の加熱を行うべきである。追加加熱の条件は $150\sim 200$

$^{\circ}\text{C}$ で5~12時間が好ましい。

【0026】剥離用フィルムは、樹脂製フィルムであれば限定されない。とは言え、発明者らは、本発明における剥離用フィルムとしては特に、ポリイミドを基礎材料とするポリイミド系フィルムが好適であることを見出した。例えば、カプトン(東レ・デュボンフロロケミカル社製)、アビカル(カネカ社製)、ユービレックス(宇部興産社製)などを使用することができる。また、剥離性はこれらに劣るものの、ポリエチレンテレフタレート(PET)フィルム、ポリエチレン(PE)フィルム、テドラー(デュボン社の商品名)などを使用しても差し支えない。

【0027】成形の過程で反応率が100%に達する時間まで加熱を継続した場合においても、到達後直ちに冷却すると、フィルムを剥離することは可能である。但し、剥離し易さは、反応率を100%未満として場合に比べ若干劣る。

【0028】本発明における成形温度(あるいは架橋反応温度又は硬化温度)とは、剥離用フィルムを被せた封止材を圧縮成形して架橋反応させ、硬化させる温度のことであり、先の示差走査熱分析(DSC)曲線に関連した説明中では 175°C がこの温度に当たるものである。ウエーハをその上に配置する成形用支持体である加熱板は、通常、ウエーハを載せる前に成形温度まで加熱しておくのが好ましい。

【0029】本発明における反応率(硬化率)とは、先に説明したように、示差走査熱分析(DSC)曲線の架橋反応に関わるピークを解析し、例えばボーシャー・ダニエル法といったような既知の方法を利用して算出される、反応温度及び反応時間と反応率との関係から求まる反応率のことである。

【0030】本発明における封止材の反応率が30%以上100%未満となる時間とは、封止材の成形温度での加熱を開始した時点から、上記の定義による封止材の反応率が30%以上100%未満となる時間のことである。図5に例示した反応率曲線で言えば、 175°C での封止材の反応率が30%となる時間は約10秒であり、反応率が100%となる時間は約60秒であるから、この場合の反応率が30%以上100%未満となる時間は、約10秒以上60秒未満となる。通常、封止材を載置したウエーハは成形温度まで予め加熱した支持体(加熱板)上に配置され、この場合の時間の計測はウエーハを支持体(加熱板)上に配置した時点から開始される。

【0031】

【実施例】次に、本発明の実施例を説明するが、言うまでもなく、本発明はこれらの実施例に限定されるものではない。

【0032】図3を参照して先に説明した方法により、半導体装置を製造した。ウエーハの封止に用いた封止材は、100重量部のビフェニル型エポキシ樹脂(油化シ

エルエポキシ社製YX-4000H)を基材樹脂とし、硬化剤であるp-キシリレンフェノール(三井東圧化学社製XLC-225LL)を94.1重量部、可とう性付与剤(シェル化学社製クレイトンG-1901X)を5重量部、硬化触媒(トリフェニルホスフィン)を1.6重量部、そして充填材(電気化学社製FB-6S)を封止材全体の75重量%含有しているエポキシ樹脂組成物であった。また、この封止材のDSC曲線(デュボン社の9900型DSC装置による)は図4に示したとおりであり、この曲線からボーシャ・ダニエル法により求めた175℃での反応率と反応時間(成形時間)との関係は図5に示したとおりであった。この図から、使用した封止材の成形温度175℃での反応率100%に相当する成形時間は1分であるとした。

【0033】使用したウエーハは直径が8インチ(約20cm)であり、個々の半導体装置の大きさを6×7mmとして、それぞれの半導体装置用に直径150μmの銅バンプを48個設けた。このウエーハ上に上記封止材のタブレットを載せてウエーハを175℃に加熱した加熱板上に配置後、剥離フィルム(東レ・デュボン社製カプトン)を被せ、フィルム上に別の加熱板を配置して、*

*加熱しながら圧縮成形した。このときの圧縮成形時間をいろいろに変えることで封止材の反応率を変化させ、所定の反応率に相当する時間に達したら直ちに加熱を停止し、ウエーハを室温まで急冷してからフィルムを剥離することで、反応率とフィルム剥離性との関係を評価した。結果を表1に示す。表中の剥離性の結果において、○印はバンプの上端面に残った封止材がフィルムの剥離によりフィルムに付着してすっかり除去され、バンプ上端面が露出されたことを示しており、×印はバンプ上端面の露出が不十分であったことを示している。より具体的に言えば、本発明に従い反応率を30%以上100%未満とした場合には、バンプ上端面が完全に露出されたのに対し、比較例1(反応率20%)では封止材の硬化が不十分であり、剥離したフィルムに封止材全体が付着してしまって封止材層を形成できず、比較例2(反応率100%に到達後更に2分加熱)ではフィルムが封止材層に強固に結合して剥がそうとするとフィルムが破壊してしまった。

【0034】

【表1】

表1

	実施例 1	実施例 2	実施例 3	実施例 4	実施例 5	比較例 1	比較例 2
反応率 (%)	30	50	70	90	99	20	100 反応率100% に到達後更に 2分加熱
剥離性	○	○	○	○	○	× フィルム に封止材 全体が付 着	× フィルムが破 壊

【0035】

【発明の効果】以上説明したように、本発明によれば、半導体素子と、その表面に形成した外部端子用のバンプと、これらのバンプを形成した素子表面を覆い且つバンプの端面を露出するように形成した封止材層とを含むチップサイズパッケージのような半導体装置を、バンプの上端面を覆う封止材を取り除くためのレーザ光の照射や研磨といったような余分な設備と煩わしい作業を必要とすることなく、簡便に製造することができる。

【図面の簡単な説明】

【図1】チップサイズパッケージを説明する図である。

【図2】チップサイズパッケージの従来の製造方法を説明する図である。

【図3】本発明による半導体装置の製造方法を説明する図である。

【図4】封止材の示差走査熱分析(DSC)曲線を示すグラフである。

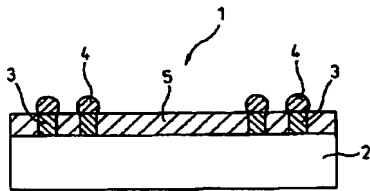
【図5】図4のDSC曲線の解析から得られた175℃での封止材反応率と反応時間との関係を示すグラフである。

【符号の説明】

- 1…チップサイズパッケージ
- 2…半導体チップ
- 3…バンプ
- 4…ハンダボール
- 5…封止材層
- 31…ウエーハ
- 32…バンプ
- 33…封止材
- 34…剥離用フィルム
- 35、38…封止材層
- 37…バンプ上端面
- 39…ハンダボール
- 40…半導体素子

【図1】

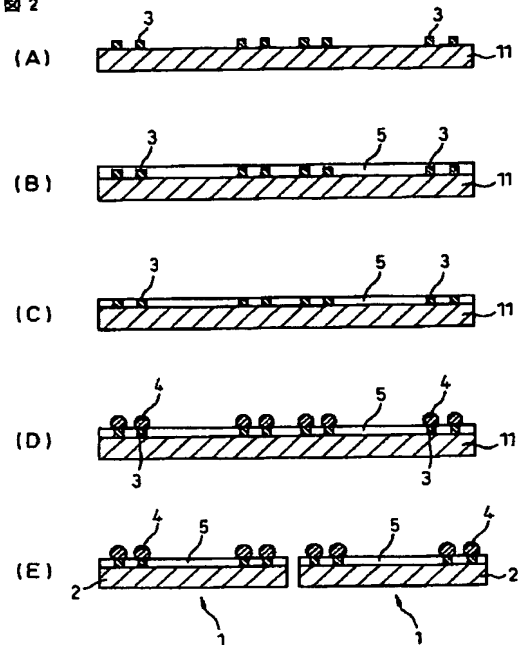
図1



- 1…チップサイズパッケージ
2…半導体チップ
3… bumps
4…ハンダボール
5…封止材層

【図2】

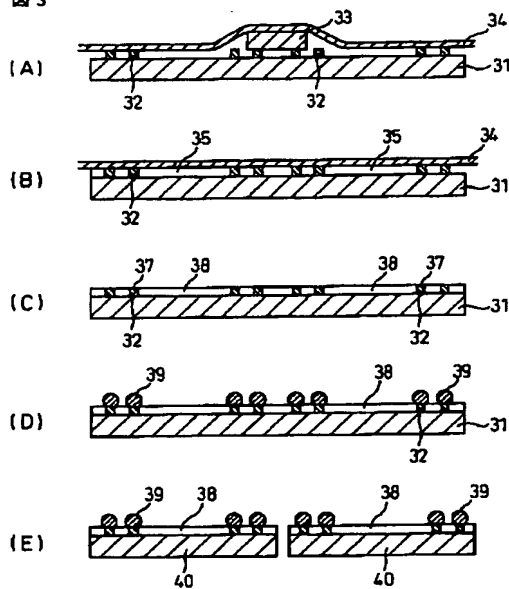
図2



11…ウエーハ

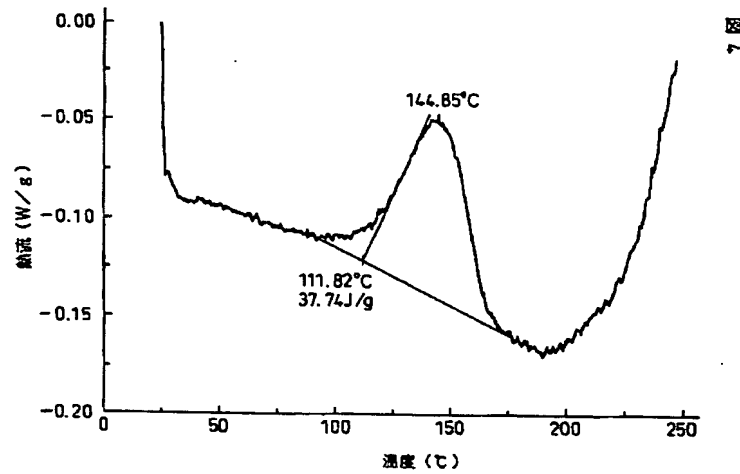
【図3】

図3

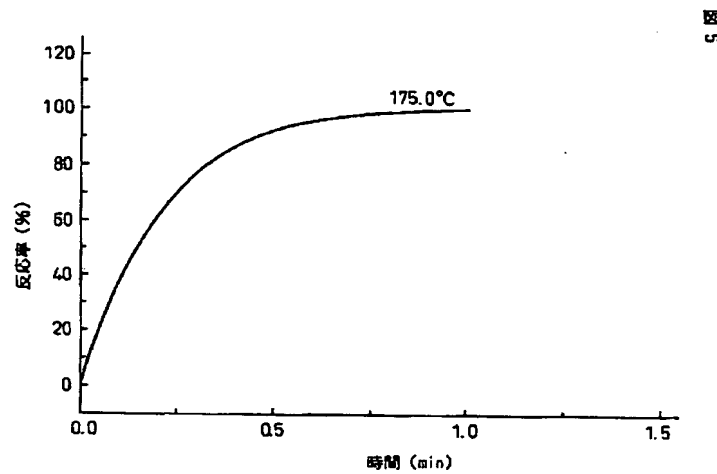


- 31…ウエーハ
32… bumps
33…封止材
34…封着用フィルム
35, 38…封止材層
37… bumps 上端面
39…ハンダボール
40…半導体素子

【図4】



【図5】



フロントページの続き

(72)発明者 深澤 則雄
神奈川県川崎市中原区上小田中4丁目1番
1号 富士通株式会社内

(72)発明者 森岡 宗知
神奈川県川崎市中原区上小田中4丁目1番
1号 富士通株式会社内
Fターム(参考) 4M105 FF04 GG17 GG19